

(19)



Europäisches Patentamt
European Patent Office
Office européen des brevets

(11)

Veröffentlichungsnummer:

0 221 351
A1

(12)

EUROPÄISCHE PATENTANMELDUNG

(21)

Anmeldenummer: 86113573.9

(51)

Int. Cl. 4: H01L 23/56

(22)

Anmeldetag: 02.10.86

Die Bezeichnung der Erfindung wurde geändert
(Richtlinien für die Prüfung im EPA, A-III, 7.3).

(30)

Priorität: 22.10.85 DE 3537590

(43)

Veröffentlichungstag der Anmeldung:
13.05.87 Patentblatt 87/20

(84)

Benannte Vertragsstaaten:
AT BE DE FR GB IT NL SE

(71)

Anmelder: Siemens Aktiengesellschaft Berlin
und München
Wittelsbacherplatz 2
D-8000 München 2(DE)

(72)

Erfinder: Schrenk, Hartmut, Dr.
Fasanenweg 22
D-8013 Haar(DE)

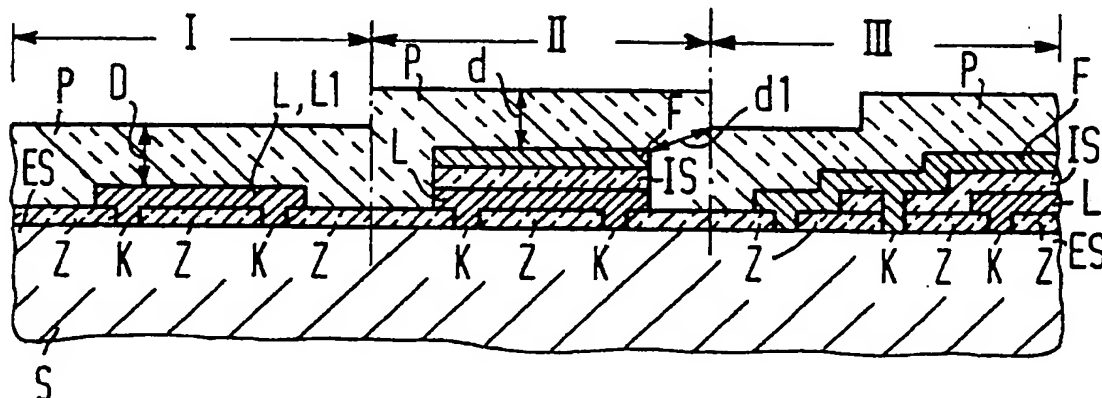
(54)

Integrierte Halbleiterschaltung mit einem elektrisch leitenden Flächenelement.

(57)

Eine integrierte Halbleiterschaltung weist in einem Teilbereich ihrer Oberfläche Flächenelemente (F) auf, die mindestens gleich dick sind wie Leiterbahnen (L) der integrierten Halbleiterschaltung und gleiche chemische Eigenschaften haben wie diese. Sie sind oberhalb eines Teiles dieser Leiterbahnen (L) als zweite Metallisierungsebene angeordnet. Eine darüberliegende Passivierungsschicht (P) ist an Stellen oberhalb der von einem Flächenelement (F) bedeckten Leiterbahnen (L) mindestens gleich dick oder dicker als solche oberhalb von Leiterbahnen (L1), die nicht von den Flächenelementen (F) bedeckt sind.

FIG 1



EP 0 221 351 A1

Integrierte Halbleiterschaltung

Die Erfindung betrifft eine integrierte Halbleiterschaltung, wie sie im Oberbegriff des Anspruchs 1 beschrieben ist.

Bekanntlich werden MOS-Schaltungen in mehreren Verfahrensschritten hergestellt, in welchen das verwendete Halbleitersubstrat auf die gewünschte Weise strukturiert wird. Umgekehrt kann durch Analyse der Struktur die Funktion und Eigenschaft der Schaltung ermittelt werden. Mit Hilfe eines Lichtmikroskops ist es möglich, eine lichtoptische Analyse durchzuführen. Auf diese Weise kann beispielsweise auch die in einem ROM gespeicherte Information bekannt werden. Bei elektrisch programmierbaren Speichern (EPROMs) kann der Speicherinhalt einer elektrischen Analyse unterzogen werden, beispielsweise durch Abtastung des Ladungszustandes der Speicherzellen mit Elektronenstrahlen und Untersuchung des Potentialkontrastes. Eine indirekte Analyse durch Rückwirkung des Speicherzustandes auf die notwendigerweise mit dem Speicher verschaltete Peripherielogik ist ebenfalls nicht auszuschließen. Ein Beispiel dafür ist die Messung des Potentials auf den Spaltenleitungen nach Einstellung einer Speicheradresse. Derartige Messungen setzen allerdings voraus, daß die Oberfläche vollständig offenliegt und elektrooptisch abgetastet werden kann.

Es gibt jedoch Anwendungsfälle für integrierte Schaltungen, insbesondere für Speicherschaltungen, in welchen eine Analyse der Schaltung und des Speicherinhalts für Unberechtigte verhindert werden muß. Anwendungsbeispiele dafür sind Sicherheits- und Zugriffssysteme, Abrechnungs- und Registriersysteme und Debit- oder Kreditsysteme, bei welchem sog. Chipkarten eingesetzt werden. Auf jeder Karte sind dabei Daten gespeichert, die vor jeder Anwendung der Karte geprüft werden und die einen Mißbrauch der Karte verhindern sollen. Ferner kann jeder Chip mit einer speziellen Sicherheitslogikschaltung versehen sein, welche die Auslöseschaltung des Speichers sperren oder aber das Auslesen von einer Freigabeprozedur abhängig machen soll. Die Möglichkeit einer Analyse der Schaltung oder des Speicherinhalts in betrügerischer Absicht kann daher die Zuverlässigkeit des betreffenden Systems gefährden.

Der Erfindung liegt daher die Aufgabe zugrunde, eine integrierte Schaltung der o.g. Art anzugeben, mit welcher eine elektrische Analyse der Schaltung und des Schaltungszustandes verhindert wird.

Versuche, die gestellte Aufgabe zu lösen, sind bekannt. Aus der DE-OS 30 44 983 ist es beispielsweise bekannt, Bereiche zwischen Leiterbahnen durch metallische Flächenelemente auf-

zufüllen, die in derselben Ebene liegen wie die Leiterbahnen und die mit diesen nicht elektrisch verbunden sind. Aus derselben Literaturstelle ist auch bekannt, die Leiterbahnen flächenmäßig so zu verändern und zu vergrößern, daß sie auf den Betrachter nicht mehr wie Leiterbahnen wirken, sondern wie beispielsweise elektrische Abschirmflächen. Diese Maßnahmen mögen zwar im Einzelfall den Fachmann, der mit solchen Maßnahmen versehene Schaltungen und deren elektrische Zustände analysieren will, momentan verwirren. Ein ernsthafter, sicher wirkender Schutz vor zielstrebig durchgeführten Analysen bietet jedoch diese bekannte Maßnahme nicht. Beispielsweise nach Abätzen von über den Leiterbahnen liegenden Deck- und Passivierungsschichten bis auf die Leiterbahnen lassen sich die Schaltungen dann jederzeit lichtoptisch und/oder mit Hilfe von Methoden zur Feststellung von Potentialkontrasten untersuchen.

Die gestellte Aufgabe wird jedoch zuverlässig mit den im kennzeichnenden Teil des Patentanspruches 1 aufgeführten Merkmalen gelöst. Vorteilhafte Auf- und Weiterbildungen der Erfindung sind in Unteransprüchen gekennzeichnet.

Im folgenden wird die Erfindung anhand der Figur 1 näher erläutert. Figur 1 zeigt eine Schnittzeichnung durch eine erfindungsgemäße - schematisierte integrierte Halbleiterschaltung.

Ein Halbleiterkristall, beispielsweise aus Silizium oder Galliumarsenid dient in Form eines Substrates S als mechanischer Träger für die gesamte integrierte Halbleiterschaltung. Wie bei integrierten Halbleiterschaltungen üblich, sind im Bereiche einer der Hauptflächen des Substrates S elektrische Strukturen ES angeordnet. Sie sind die einzelnen Schaltelemente einer integrierten Halbleiterschaltung wie z.B. Transistoren, Kapazitäten, Widerstände und Dioden. Aus Übersichtlichkeitsgründen wurde in Figur 1 auf die Darstellung einzelner elektrischer Strukturen ES verzichtet, das Bezugszeichen ES deutet nur den Bereich an, in dem sich die Strukturen ES befinden. Leiterbahnen L verbinden die einzelnen elektrischen Strukturen ES miteinander, so daß sich die jeweils gewünschte Schaltung ergibt. Um unerwünschte Kurzschlüsse zwischen den Leiterbahnen L und den elektrischen Strukturen ES zu vermeiden, befindet sich zwischen den Leiterbahnen L und den elektrischen Strukturen ES noch eine sogenannte Zwischenoxidschicht Z. Bei der Herstellung der integrierten Halbleiterschaltung kann die Zwischenoxidschicht Z beispielsweise als thermisches Oxid aufgewachsen werden. Die Leiterbahnen L sind mittels Kontaktlöchern K mit dem

elektrischen Strukturen ES verbunden. Oberhalb der Leiterbahnen L und der Zwischenoxidschicht Z schließen sich noch mindestens eine Passivierungsschicht P und gegebenenfalls weitere Deckschichten (nicht dargestellt) an. Eine solcherart aufgebaute integrierte Halbleiterschaltung weist keinerlei Schutz gegenüber Analysen auf. Insbesondere bei nichtflüchtigen Halbleiterspeichern läßt sich sogar der momentane Schaltungszustand, d.h. der Speicherinhalt, erfassen und auswerten. Eine integrierte Halbleiterschaltung nach dem Stande der Technik weist deshalb in derselben Ebene, in der sich die Leiterbahnen L befinden, d.h. also oberhalb der elektrischen Strukturen ES Flächenelemente auf, die bis auf einen gewissen Abstand seitlich an die Leiterbahnen L heranreichen. Dies bietet jedoch, wie bereits ausgeführt, keinen Schutz vor Analyse und Auslesen von Daten, denn nach Abtragen der Passivierungsschicht P liegen die Leiterbahnen L offen und sind voll zugänglich.

Die erfindungsgemäße integrierte Halbleiterschaltung hingegen weist zwischen der Ebene der Leiterbahnen L und der Passivierungsschicht P ein oder mehrere Flächenelemente F auf, die folgenden Mindestbedingungen genügen:

1. Sie bedecken einen Teil der gesamten Oberfläche der integrierten Schaltung, wodurch ein Teil der Leiterbahnen L, ein Teil des Substrats S und ein Teil der elektrischen Strukturen ES bedeckt ist. Dies bedeutet, daß sich die Flächenelemente F mindestens teilweise nicht in der gleichen Ebene befinden wie die Leiterbahnen L.

2. Sie sind durch eine Isolierschicht IS von den bedeckten Leiterbahnen L elektrisch getrennt.

3. Die Flächenelemente F sind mindestens gleich dick wie die Leiterbahnen L.

4. Sie haben dieselben chemischen Eigenschaften wie die Leiterbahnen L, d.h. insbesondere, sie weisen bezüglich Ätzbehandlungen dasselbe Verhalten auf wie die Leiterbahnen L.

Eine weitere, erfindungsgemäße Eigenschaft weisen die Passivierungsschicht P und die gegebenenfalls vorhandenen Deckschichten auf: sie sind wenigstens an den Stellen, an denen die Flächenelemente F Leiterbahnen L bedecken, mindestens gleich dick (vgl. Maß d) oder dicker als an Stellen (vgl. Maß D) oberhalb von solchen Leiterbahnen L₁, die frei von einer Bedeckung durch Flächenelemente F sind. Es ist auch vorteilhaft, daß die Passivierungsschicht P an seitlichen Rändern solcher von einem Flächenelement F bedeckter Leiterbahnen L, an denen ein Flächenelement F in seiner lateralen Ausbreitung endet, eine minimale Dicke d₁ aufweist, die mindestens gleich der Dicke d ist.

Eine solche erfindungsgemäße integrierte Halbleiterschaltung ist weitestgehend sicher vor optischer und/oder elektrischer Analyse. Im folgenden wird erläutert, wie der Schutz wirkt. Es sei dabei beispielhaft angenommen, die in Figur 1 dargestellte integrierte Halbleiterschaltung sei eine nichtflüchtige Halbleiterspeicherschaltung, nach der Art eines E²PROM. Der in Figur 1 mit I bezeichnete Bereich stelle eine eventuell in der Halbleiterspeicherschaltung enthaltene Sicherheitslogikschaltung dar, die einen unberechtigten elektrischen Zugriff auf die in der Speicherschaltung gespeicherten Daten unterbinden soll, beispielsweise durch Verarbeiten eines extern eingegebenen Geheimcodes. Anstelle der Sicherheitslogikschaltung oder zusätzlich dazu kann der Bereich I auch für die Funktion der Halbleiterschaltung grundlegend notwendige Schaltungsteile enthalten wie Clockgeneratoren oder Substratvorspannungsgeneratorschaltungen. Diese Schaltungen und Schaltungsteile sind als elektrische Strukturen ES mittels Leiterbahnen untereinander und mit restlichen Teilen der integrierten Halbleiterschaltung verbunden. Dies ist, stark schematisiert als eine einzige Leiterbahn L₁ dargestellt. Der Bereich I ist erfindungsgemäß frei von den Flächenelementen F. Der Bereich II stellt einen Bereich dar, der beispielsweise das der Halbleiterspeicherschaltung zugehörige Speicherzellenfeld sowie zu diesem periphere Schaltungsteile enthält, deren zugehörige Leiterbahnen L zumindest teilweise Logikpegel aufweisen, die entweder aus dem Speicherzellenfeld ausgelesenen Daten oder für das Speicherzellenfeld wichtigen, relevanten Daten (z.B. Adreßsignalen) entsprechen. Der Bereich II weist mindestens ein Flächenelement F auf. Erfindungsgemäß bedeckt es ausschließlich einen Teil aller Leiterbahnen L der integrierten Halbleiterschaltung. Der Bereich III sei zunächst einmal außer acht gelassen.

Versucht nun jemand unbefugt, den Halbleiterspeicher oder seinen Speicherinhalt zu analysieren oder auszulesen (es sei angenommen, daß unbefugtes "einfaches Auslesen" durch die vorgenannte, in die integrierte Schaltung eingebaute Sicherheitslogikschaltung unterbunden ist), so wird er im allgemeinen die Passivierungsschicht P und die gegebenenfalls vorhandenen weiteren Deckschichten abzulösen versuchen (beispielsweise mittels Ätzen). Aufgrund der angegebenen Schichtdickenverhältnisse (Maße d, D, d₁) ist spätestens zu dem Zeitpunkt, zu dem die Passivierungsschicht P oberhalb des Flächenelementes F im Bereich II entfernt ist, diese auch über der Leiterbahn L₁ im Bereich I entfernt. Der Bereich I ist jetzt zwar frei zugänglich, es kann jedoch nichts analysiert werden, da er keine Leiterbahnen enthält, die Logikpegel annehmen, die dem Speicherinhalt entspre-

chen. Im Bereich II, in dem sich ja angenommenmaßen periphere Schaltungsteile sowie das Speicherzellenfeld des Halbleiterspeichers befinden, verhindert das Flächenelement F einen zu Analyse Zwecken notwendigen Eingriff - (beispielsweise Anlegen bestimmter Spannungen an die Ausgänge bestimmter, durch die Sicherheitslogikschaltung in ihrer Funktion gesperrter Dekoder). Es bleibt also nichts anderes übrig, als das Flächenelement F bzw. die Flächenelemente F im Bereich II ebenfalls wegzuzätzen, einschließlich der darunterliegenden Isolierschicht IS. Da aber auch die Leiterbahn L1 im Bereich I zu diesem Zeitpunkt freiliegt, somit dem Ätzmittel zugänglich ist, höchstens gleich dick ist wie das Flächenelement F und gleiche chemische Eigenschaften wie dieses (F) aufweist - (insbesondere bezüglich des Ätzverhaltens), wird bei einem Abätzen des Flächenelementes F im Bereich II auch die Leiterbahn L1 im Bereich I mit weggeätzt. Im Endeffekt sind dann zwar die peripheren Schaltungsteile und das Speicherzellenfeld im Bereich II zugänglich, eine Analyse ist jedoch trotzdem nicht möglich, weil im Bereich I die Leiterbahnen, in Figur 1 angedeutet durch die Leiterbahn L1, zerstört (weggeätzt) sind. Damit können die im Bereich I befindlichen Schaltungsteile nicht mehr funktionieren, was jegliche Funktion im Bereich II unmöglich macht. In einem einzigen Satz ausgedrückt: eine erfindungsgemäße integrierte Halbleiterschaltung wird beim Versuch, sie zu analysieren oder im Falle von nichtflüchtigen Halbleiterspeichern, ihren Inhalt auszulesen, aufgrund ihres vorteilhaften Aufbaus gewollt und zuverlässig mindestens in ihrer elektrischen Funktion zerstört.

Die erfindungsgemäße integrierte Halbleiterschaltung läßt sich mit bekannten Mitteln leicht herstellen: die elektrischen Strukturen ES und das Zwischenoxid Z sind in herkömmlichen Prozeßschritten fertigbar. Die Leiterbahnen L, die Isolierschichten IS und die Flächenelemente F sind mit den bekannten Prozeßschritten, die Herstellung von Mehrlagenverdrahtungen bei integrierten Schaltkreisen betreffend, herstellbar. Die Leiterbahnen L werden dabei als erste Metallisierungsebene aufgetragen und entsprechend den jeweiligen Schaltungserfordernissen strukturiert. Als Isolierschicht IS bietet sich z.B. Plasmaoxid an. Thermisch gewachsenes Oxid kann nicht verwendet werden, weil dabei aufgrund der auftretenden Temperaturen die darunterliegenden Leiterbahnen L verbrannt würden. Die Flächenelemente F, die ja dieselben chemischen Eigenschaften aufweisen sollen wie die Leiterbahnen L, insbesondere, was das Ätzverhalten betrifft, bestehen in vorteilhafter Weise aus demselben Material wie die Leiterbahnen L. Sie werden entsprechend als zweite Metallisierungsebene

aufgetragen, vorzugsweise in derselben Dicke wie die erste Metallisierungsebene für die Leiterbahnen L und gemäß den Erfordernissen des erwünschten Schutzes strukturiert.

Es ist vorteilhaft, wenn sowohl die Leiterbahnen L, L1 als auch die Flächenelemente F aus Metall, insbesondere aus Aluminium sind. Es ist auch vorteilhaft, wenn sowohl die Leiterbahnen L, L1 als auch die Flächenelemente F aus Polysilizium oder aus hochschmelzenden Siliziden sind. Es ist auch vorteilhaft, die Flächenelemente F so anzuordnen,

daß sie ausschließliche Leiterbahnen L, und zwar einen Teil dieser Leiterbahnen L, bedecken (vgl. Bereich II von Figur 1). In einer ersten Ausführungsform der Erfindung sind die Flächenelemente F bezüglich der integrierten Schaltung elektrisch isoliert angeordnet.

In einer zweiten Ausführungsform der Erfindung sind die Flächenelemente F elektrisch mit einem der integrierten Halbleiterschaltung als Spannungsversorgung dienenden Potential verbunden. Des weiteren können mehrere Flächenelemente F miteinander verbunden sein. In einer weiteren Ausführungsform der Erfindung kann ein erstes Flächenelement F mit einem der integrierten Halbleiterschaltung als Spannungsversorgung dienenden ersten Potential verbunden sein, wohingegen ein zweites Flächenelement F mit einem der integrierten Halbleiterschaltung ebenfalls als Spannungsversorgung dienenden zweiten Potential verbunden ist.

Eine besondere Ausführungsform der Erfindung ist bei Figur 1 im Bereich III dargestellt. Diese Ausführungsform kann, wie in Figur 1 gezeigt, mit dem obengenannten Ausführungsformen der Erfindung kombiniert werden, die im Bereich II von Figur 1 dargestellt sind. Sie kann jedoch auch selbständig angewandt werden, so daß bei einer Darstellung im Querschnitt analog zur gezeigten Figur 1 der Bereich II entfallen würde, d.h. eine entsprechende integrierte Halbleiterschaltung setzt sich nur aus den Bereichen I und III zusammen.

Bei der im Bereich III der Figur dargestellten Ausführungsform der Erfindung werden zumindest ein Teil der Flächenelemente F gleichzeitig als Leiterbahnen einer zweiten Metallisierungsebene verwendet. Die Ausführungsform unterscheidet sich im wesentlichen von den vorgenannten nur dadurch, daß entsprechende Kontaktlöcher K zwischen den als Leiterbahnen wirkenden Flächenelementen F und einem Teil der elektrischen Strukturen ES angeordnet sind. In einer Weiterbildung der Erfindung sind diese Kontaktlöcher K durch das Zwischenoxid Z hindurch gebildet und teilweise auch durch die Isolierschicht IS hindurch.

Wie vorstehend bereits beschrieben, werden zur Herstellung der erfindungsgemäßen integrierten Halbleiterschaltung herkömmliche Mehrlagenverdrahtungstechnologien verwendet.

Gemäß Fig. 2 besteht eine weitere vorteilhafte Ausführung der Erfindung darin, in einer integrierten Halbleiterschaltung zwei Bereiche (I;II,III) vorzusehen, deren erster Bereich I frei von den Flächenelementen F ist und deren zweiter Bereich II,III die Flächenelemente F enthält. Der erste Bereich I enthält dabei eine Sicherheitslogikschaltung und/oder Schaltungsteile, die unabhängig von einer Sicherheitslogikschaltung für die ordnungsgemäße Funktion der integrierten Halbleiterschaltung grundlegend notwendig sind. Dies können z.B. sogenannte Clockgeneratoren und/oder Substratvorspannungsgeneratorschaltungen sein. Unter einer Sicherheitslogikschaltung wird eine Schaltung verstanden, die, um die restlichen Teile der integrierten Halbleiterschaltung zu aktivieren, Daten benötigt, die der integrierten Halbleiterschaltung zugeführt werden müssen (Beispiel: Eintippen einer Geheimnummer beim Abheben von Bargeld mittels eines Geldausgabeautomaten und einer entsprechend präparierten Ausweiskarte wie einer Scheckkarte) und bei deren Ausbleiben (z.B. in Abhängigkeit vom Parameter "Zeit") oder beim Zuführen falscher Daten die Funktion der integrierten Halbleiterschaltung blockiert wird.

Der zweite Bereich II,III enthält erfindungsgemäß solche Schaltungsteile in seinen elektrischen Strukturen ES, deren ihnen zugeordnete und mit diesen (ES) in Kontakt stehende Leiterbahnen L für die integrierte Halbleiterschaltung oder gegebenenfalls deren Speicherinhalt relevante Logikpegel aufweisen.

Ansprüche

1. Integrierte Halbleiterschaltung mit einem Substrat (S), mit einer Schicht elektrischer Strukturen (ES), mit Leiterbahnen (L) zur Verbindung der elektrischen Strukturen (ES), mit wenigstens einem elektrisch leitenden Flächenelement (F), das das Substrat (S) und die elektrischen Strukturen (ES) bedeckt und mit einer das Substrat (S), die elektrischen Strukturen (ES), die Leiterbahnen (L) und das Flächenelement (F) bedeckenden Passivierungsschicht (P),
dadurch gekennzeichnet,
-daß das Flächenelement (F) einen Teil der gesamten Oberfläche der integrierten Halbleiterschaltung bedeckt, wodurch ein Teil der Leiterbahnen (L), ein Teil des Substrates (S) und eine Teil der elektrischen Strukturen (ES) bedeckt sind, wobei das Flächenelement (F) von den Leiterbahnen (L) durch eine Isolierschicht (IS) elektrisch getrennt ist,

- daß das Flächenelement (F) mindestens gleich dick ist wie die Leiterbahnen (L),

-daß das Flächenelement (F) dieselben chemischen Eigenschaften aufweist wie die Leiterbahn n (L),

-daß die Passivierungsschicht (P) und eventuell weitere vorhandene Deckschichten oberhalb des Flächenelementes (F) mindestens an Stellen, an denen sie Leiterbahnen (L) bedecken, gleich dick oder dicker sind als oberhalb von solchen Leiterbahnen (L1), die frei von einer Bedeckung durch das Flächenelement (F) sind.

2. Integrierte Halbleiterschaltung nach Anspruch 1,

dadurch gekennzeichnet,

daß die Leiterbahnen (L) und das Flächenelement (F) aus Metall, insbesondere aus Aluminium sind.

3. Integrierte Halbleiterschaltung nach Anspruch 1,

dadurch gekennzeichnet,

daß die Leiterbahnen (L) und das Flächenelement (F) aus Polysilizium oder aus Metallsiliziden sind.

4. Integrierte Halbleiterschaltung nach einem der vorhergehenden Ansprüche,

dadurch gekennzeichnet,

daß die Flächenelemente (F) ausschließlich einen Teil der Leiterbahnen (L) bedecken.

5. Integrierte Halbleiterschaltung nach einem der vorhergehenden Ansprüche,

dadurch gekennzeichnet,

daß wenigstens eines der Flächenelemente (F) elektrisch isoliert angeordnet ist.

6. Integrierte Halbleiterschaltung nach einem der vorhergehenden Ansprüche,

dadurch gekennzeichnet,

daß wenigstens eines der Flächenelemente (F) mit einem der Halbleiterschaltung als Spannungsversorgung dienenden Potential verbunden ist.

7. Integrierte Halbleiterschaltung nach einem der vorhergehenden Ansprüche,

dadurch gekennzeichnet,

daß mehrere Flächenelemente (F) miteinander verbunden sind.

8. Integrierte Halbleiterschaltung nach einem der vorhergehenden Ansprüche,

dadurch gekennzeichnet,

daß ein erstes Flächenelement (F) mit einem der Halbleiterschaltung als Spannungsversorgung dienenden ersten Potential verbunden ist und daß ein zweites Flächenelement (F) mit einem der Halbleiterschaltung als Spannungsversorgung dienenden zweiten Potential verbunden ist.

9. Integrierte Halbleiterschaltung nach einem der vorhergehenden Ansprüche,

dadurch gekennzeichnet,

daß wenigstens eines der Flächenelemente (F) als Leiterbahn dient und mit einem Teil der elektrischen Strukturen (ES) verbunden ist.

10. Integrierte Halbleiterschaltung nach Anspruch 9,
dadurch gekennzeichnet,
daß die Verbindung durch Kontaktlöcher (K), insbesondere durch das Zwischenoxid (Z) hindurch erfolgt.

11. Integrierte Halbleiterschaltung nach einem der vorhergehenden Ansprüche,
dadurch gekennzeichnet,
daß zu seiner Herstellung Mehrlagenverdrahtungstechnologien verwendet werden.

12. Integrierte Halbleiterschaltung nach einem der vorhergehenden Ansprüche,
dadurch gekennzeichnet,
daß sie einen ersten Bereich (I) aufweist, der frei ist von den Flächenelementen (F), und einen zweiten Bereich (II,III), der die Flächenelemente (F) enthält.

13. Integrierte Halbleiterschaltung nach Anspruch 12,
dadurch gekennzeichnet ,
daß der erste Bereich (I) Schaltungsteile enthält, die eine Sicherheitslogikschaltung darstellen, wobei eine Sicherheitslogikschaltung eine Schaltung ist,

die in Abhängigkeit von einem der integrierten Halbleiterschaltung zugeführten Begriff das elektrischen Funktionieren mindestens eines Teiles weiterer Schaltungsteile der integrierten Halbleiterschaltung ermöglicht und die bei Ausbleiben des Begriffs oder bei Zuführung eines im Sinne des erwarteten Begriffes falschen Begriffes dieses Funktionieren verhindert.

14. Integrierte Halbleiterschaltung nach Anspruch 12 oder Anspruch 13,
dadurch gekennzeichnet,
daß der erste Bereich (I) Schaltungsteile enthält, die, unabhängig von einer Sicherheitslogikschaltung gemäß Anspruch 13, für die ordnungsgemäße Funktion der integrierten Halbleiterschaltung grundlegend notwendig sind.

15. Integrierte Halbleiterschaltung nach einem der Ansprüche 12 bis 14,
dadurch gekennzeichnet,
daß der zweite Bereich (II,III) Schaltungsteile enthält, deren zugehörige Leiterbahnen (L) die für die integrierte Halbleiterschaltung als solche relevante Logikpegel aufweisen.

FIG 1

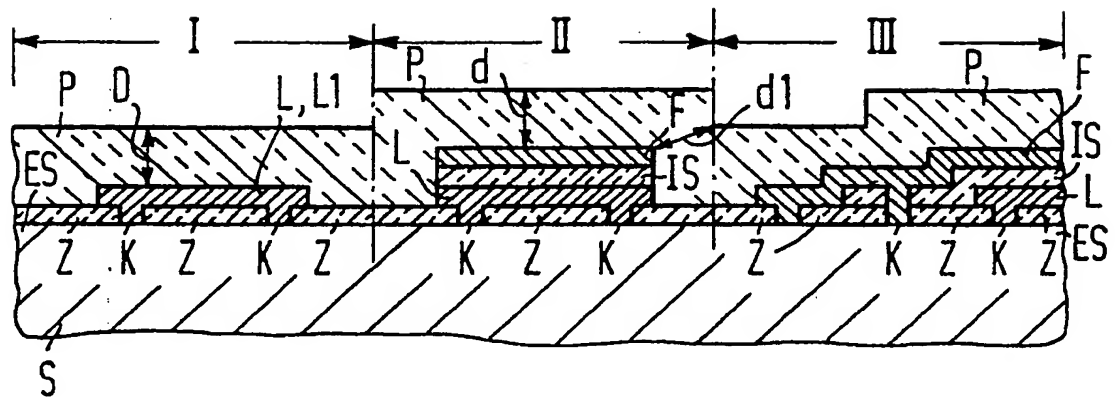
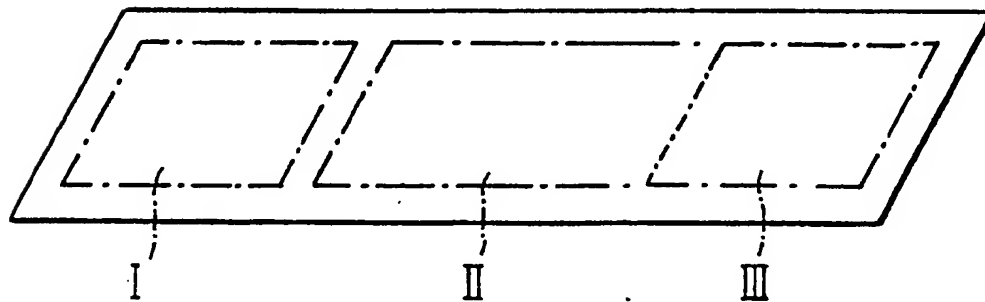


FIG 2





Europäisches
Patentamt

EUROPÄISCHER RECHERCHENBERICHT

Nummer der Anmeldung

EP 86 11 3573

EINSCHLÄGIGE DOKUMENTE			
Kategorie	Kennzeichnung des Dokuments mit Angabe, soweit erforderlich, der maßgeblichen Teile	Betrifft Anspruch	KLASSIFIKATION DER ANMELDUNG (Int. Cl. 4)
X	US-A-4 067 099 (HITACHI) * Figur 4; Patentansprüche 1,3-5,7,9; Spalte 2, Zeilen 38-48 *	1	H 01 L 23/56
A	---	2-4, 11	
A	GB-A-2 097 581 (HITACHI) * Figuren 4,5,7,15,19,25; Patentansprüche 1-4; *	1,2,9-11	
A	--- DE-A-3 200 953 (TOKYO SHIBAURA) * Patentansprüche 1,6,8,9,11 *	1,3-5	
D,A	--- FR-A-2 471 051 (DASSAULT) * Patentansprüche 1,2 *	7	RECHERCHIERTE SACHGEBIETE (Int. Cl. 4)
A	--- EP-A-O 085 117 (KIENZLE) * Patentanspruch 1 *	13	H 01 L
Der vorliegende Recherchenbericht wurde für alle Patentansprüche erstellt.			
Recherchenort DEN. HAAG		Abschlußdatum der Recherche 19-01-1987	Prüfer DE RAEVE R.A.L.
KATEGORIE DER GENANNTEN DOKUMENTE X : von besonderer Bedeutung allein betrachtet Y : von besonderer Bedeutung in Verbindung mit einem anderen Veröffentlichung derselben Kategorie A : technologischer Hintergrund O : mündlich Offenbarung P : Zwischenliteratur T : der Erfindung zugrunde liegende Theorien oder Grundsätze E : älteres Patentdokument, das jedoch erst am oder nach dem Anmeldedatum veröffentlicht worden ist D : in der Anmeldung angeführtes Dokument L : aus anderen Gründen angeführtes Dokument & : Mitglied der gleichen Patentfamilie, übereinstimmendes Dokument			

DOCKET NO: 1999 P 1778
SERIAL NO:
APPLICANT: Andreas Rux et al.

LERNER AND GREENBERG P.A.
P.O. BOX 2480
HOLLYWOOD, FLORIDA 33022
TEL. (954) 925-1100

